

XXV SNPTEE SEMINÁRIO NACIONAL DE PRODUÇÃO E TRANSMISSÃO DE ENERGIA ELÉTRICA

10 a 13 de novembro de 2019 Belo Horizonte - MG

Grupo de Estudo de Análise e Técnicas de Sistemas de Potência-GAT

Novos Desenvolvimentos do Programa Anatem Aplicados à Modelagem Detalhada de Controladores HVDC

FABRICIO LUCAS LIRIO(1); FERNANDO CATTAN JUSAN(2); NÍCOLAS ABREU ROCHA LEITE NETTO(1); LÍGIA ROLIM DA SILVA(1); CEPEL(1);Furnas(2);

RESUMO

O aproveitamento de fontes de geração em locais distantes dos grandes centros consumidores tem proporcionado um aumento do número de projetos para transmissão em corrente contínua. O comportamento do sistema receptor em corrente alternada por sua vez, encontra-se cada vez mais influenciado pela dinâmica associada à transmissão em corrente contínua. Na simulação de estabilidade eletromecânica de redes elétricas, a representação detalhada dos conversores e sistemas de controle associados é de suma importância para confiabilidade dos resultados obtidos. Neste informe serão apresentados novos recursos do Programa Anatem voltados para representação detalhada de controles de elos de corrente contínua em simulações dinâmicas.

PALAVRAS-CHAVE

Simulação dinâmica, Transmissão em Corrente Contínua, Anatem, Sistema de Controle

1.0 - INTRODUÇÃO

A implantação de novos projetos de transmissão em corrente contínua (HVDC), visando o aproveitamento de fontes de geração distantes dos grandes centros consumidores, tem resultado em sistemas receptores em corrente alternada, cujo comportamento dinâmico é extremamente dependente dos sistemas de transmissão em corrente contínua. Particularmente no caso do Sistema Interligado Nacional (SIN), a rede elétrica do subsistema Sudeste atualmente possui 5 bipolos, associados à Usina Hidrelétrica de Itaipu, ao Aproveitamento do Rio Madeira e ao Complexo de Belo Monte, totalizando mais de 16 GW de potência injetada no subsistema Sudeste.

Uma das ferramentas mais importantes na avaliação do desempenho de redes elétricas é o estudo de estabilidade transitória realizado por meio da simulação no domínio do tempo. Neste estudo, a representação detalhada dos conversores e sistemas de controle associados é muito importante para a obtenção de resultados confiáveis. O programa Anatem [1] é amplamente utilizado para a realização de estudos de transitórios eletromecânicos no Sistema Interligado Nacional (SIN). No Anatem existe a possibilidade de representar detalhadamente os sistemas de controle e proteção, onde relés e proteções sistêmicas podem ser representados por meio de modelos predefinidos ("built-in"). No entanto, a funcionalidade que mais contribui para o aumento da flexibilidade e detalhamento dos sistemas de controle é o denominado Controlador Definido pelo Usuário (CDU).

Os CDUs são compostos pela associação de blocos elementares. No entanto, a modelagem de sistemas de controle de elos HVDC normalmente envolve a aplicação de funções não-lineares complexas (e.g. monoestável, limitador de derivada, delay on, delay off, etc). Visando facilitar a representação destes controladores, foram implementados no Anatem novos blocos de CDU, cujo objetivo é simplificar e padronizar a modelagem destas funções em um único bloco, sem a necessidade de associar diversos blocos elementares para este mesmo fim, procedimento que requer mais experiência para implementação, e que pode levar a erros na modelagem.

Outro recurso muito útil na modelagem de sistemas de controle HVDC, desenvolvido para o programa Anatem, refere-se à possibilidade de alteração do estado de elementos da rede por meio de sinais provenientes de CDU [2]. Primeiramente, este recurso foi implementado para realizar a alteração do valor do tape de transformadores conversores, possibilitando uma representação detalhada das malhas de controle automático do "*tap-changer*". Em seguida, este recurso passou a atuar também na definição do número de unidades geradoras, na impedância dos transformadores elevadores, no número de unidades de elementos shunt (filtros CA), entre outros. A disponibilização deste recurso permitiu um maior detalhamento e automatismo na representação dos Controles de Estação e Mestre. Com isso, reduz-se o risco de erros de simulação por interpretação indevida ou desconhecimento do funcionamento das ações destes controladores por parte de usuários menos experientes.

As versões mais recentes do Anatem permitem ainda a utilização de dados de topologia de controlador. Com isso, uma mesma topologia definida pelo usuário pode ser aplicada a diversos CDUs semelhantes, com a possibilidade de alteração de parâmetros entre eles. Isso é particularmente interessante para sistemas HVDC, que são compostos por diversos conversores e polos. Por exemplo, um sistema HVDC composto por dois bipolos pode ser modelado usando apenas uma topologia representando 8 conversores.

Neste informe serão tratados os principais requisitos e características da representação de controles HVDC em programas de estabilidade transitória destacando o uso das novas funcionalidades desenvolvidas recentemente e os detalhes relativos à sua inicialização e comportamento dinâmico. Será mostrado ainda um exemplo de aplicação destes recursos utilizando o modelo do sistema HVDC do Bipolo 1 de Belo Monte, recentemente inserido na base de dados dinâmicos do SIN [3].

2.0 - NOVOS BLOCOS DE CDU

Os modelos dos sistemas de controle HVDC no Anatem normalmente são desenvolvidos com base em modelos elaborados pelo fabricante em programas de transitórios eletromagnéticos como o PSCAD. Outras funções ainda podem ser acrescidas a este modelo a partir de relatórios técnicos e descritivos funcionais disponibilizados pelo fabricante ou com base em resultados de testes de fábrica ou de campo. Os modelos disponibilizados pelos fabricantes, por sua vez, em geral constituem uma tradução fiel das principais funções de transferência dos controles reais, o que normalmente é suficientemente detalhado para as análises de desempenho dinâmico.

Nas estruturas de controle do HVDC podem existir blocos que realizam lógicas que necessitam de um conjunto de blocos elementares de CDU para sua representação no programa. Portanto, com o objetivo de aumentar a flexibilidade na construção de CDU e evitar erros de modelagem, foram desenvolvidos no Anatem uma série de blocos não-elementares que reproduzem o comportamento das funções não-lineares listadas a seguir:

2.1 Função Derivada (DERIVA)

O cálculo da variação (derivada) de um determinado sinal pode ser realizado de forma elementar com auxílio de um bloco DELAY por meio de uma realimentação e uma divisão pelo passo de integração. Com o objetivo de simplificar esta representação, foi desenvolvido o bloco **DERIVA** com finalidade de calcular a derivada do sinal de entrada. Considerando que o Anatem inicia sua simulação a partir de um regime permanente, a saída do bloco DERIVA é calculada de acordo com a seguinte função matemática:

$$V_{sai}(t) = \begin{cases} 0, & t = 0\\ \frac{V_{ent}(t) - V_{ent}(t - \Delta t)}{\Delta t}, & t \ge 0 \end{cases}$$

A função de derivação pode ser exemplificada por meio das funções matemáticas ilustradas na Figura 1.



FIGURA 1 – Funções de derivada obtidas com o bloco DERIVA

Um bloco limitador de derivada é utilizando quando é necessário limitar a variação de determinado sinal. Este bloco tem o objetivo de calcular um sinal de saída cuja variação em relação à entrada esteja limitada, dentro de um setor [Vmin, Vmax]. A saída do bloco RATELM é descrita pela seguinte função matemática:

$$V_{sai}(t) = \begin{cases} V_{ent}(t), & t = 0\\ V_{sai}(t - \Delta t) + V_{max} \cdot \Delta t, & \frac{V_{ent}(t) - V_{sai}(t - \Delta t)}{\Delta t} > V_{max}\\ V_{ent}(t), & V_{min} \le \frac{V_{ent}(t) - V_{sai}(t - \Delta t)}{\Delta t} \le V_{max}\\ V_{sai}(t - \Delta t) + V_{min} \cdot \Delta t, & \frac{V_{ent}(t) - V_{sai}(t - \Delta t)}{\Delta t} \le V_{min} \end{cases}$$

A função de limitação de derivada pode ser exemplificada por meio de funções não lineares cuja variação supere um limite aplicado conforme ilustra a Figura 2.



FIGURA 2 - Funções de limitação de derivada obtidas com o bloco RATELM

2.3 Função de Detecção de Borda - SUBIDA e DESCID

Estes blocos têm a finalidade de representar a detecção da variação de uma entrada lógica no sentido de 0-1 (SUBIDA) ou 1→0 (DESCID). Matematicamente, esses blocos são descritos pelas seguintes equações:

$$V_{\text{sa}_{SUBIDA}}(t) = \begin{cases} 0, & t = 0\\ 1, & V_{ent}(t) - V_{ent}(t - \Delta t) > \varepsilon\\ 0, & V_{ent}(t) - V_{ent}(t - \Delta t) \le \varepsilon \end{cases}$$
$$V_{\text{sai}_{\text{DESCID}}(t)} = \begin{cases} 0, & t = 0\\ 1, & V_{ent}(t - \Delta t) - V_{ent}(t) > \varepsilon\\ 0, & V_{ent}(t - \Delta t) - V_{ent}(t) \le \varepsilon \end{cases}$$

Sendo ε uma tolerância acima da qual ocorre a transição do nível lógico para indicar a detecção da borda. O valor default da tolerância ɛ é definido 0.1, no entanto, este valor pode ser alterado por meio do parâmetro #P1 deste bloco. As funções de detecção de borda estão ilustradas nas Figura 3(a) e Figura 3(b).



FIGURA 3 – Funções de Detecção de Borda de Subida e Descida

2.4 Funções adicionais de comparação temporizada Delay-ON e Delay-OFF - DLAYON e DLAYOF

Estes blocos têm o objetivo de avaliar a persistência de um sinal de entrada em determinado nível. Os blocos DLAYON e DLAYOF são uma particularização das funcionalidades apresentadas pelos blocos DISMIN e DISMAX.

A função de Delay-ON tem a seguinte lógica:

- 1. Inicialização do bloco DLAYON (t=0): Se a entrada for um sinal lógico, o valor da saída deverá ser igual à entrada (0 ou 1); se a entrada for um valor real, a saída será unitária para uma entrada maior ou igual a 0.1 e, do contrário, será nula.
- Quando a entrada transitar de $0 \rightarrow 1$ (sinal lógico): a saída deve transitar de $0 \rightarrow 1$ após #P1 segundos. 2. Se o sinal de entrada transitar de volta para 0 antes de #P1 segundos, a saída não transitará. No caso de sinais reais, esta transição ocorrerá #P1 segundos após a entrada assumir valor acima de 0.1.
- 3. A saída assumirá 0 sempre que a entrada também o for, sem atrasos.

A saída do bloco DLAYON é determinada de acordo com a seguinte função matemática, por continuação analítica devido a valores reais de entrada.

$$V_{sai}(t) = \begin{cases} 1, & V_{ent}(t^*) \ge 0.1, \forall t^* \in [t - \#P1, t] \\ 0, & caso \ contrário \end{cases}$$

Analogamente, a função de Delay-OFF tem a seguinte lógica:

- Inicialização do bloco DLAYOF (t=0): Se a entrada for um sinal lógico, o valor da saída deverá ser igual à 1. entrada (0 ou 1); se a entrada for um valor real, a saída será unitária para uma entrada maior ou igual a 0.1 e, do contrário, será nula.
- Quando a entrada transitar de 1 \rightarrow 0 (sinal lógico): a saída deve transitar de 1 \rightarrow 0 após #P1 segundos. 2. Se o sinal de entrada retornar a 1 antes de P1 segundos, a saída não transitará. No caso de sinais reais, esta transição ocorrerá #P1 segundos após a entrada assumir valor abaixo de 0.1.
- A saída assumirá 1 sempre que a entrada também o for, sem atrasos. 3

Matematicamente, saída do bloco DLAYOF é determinada de acordo com a seguinte equação:

$$V_{sai}(t) = \begin{cases} 0, & V_{ent}(t^*) < 0.1, \forall t^* \in [t - \#P1, t] \\ 1, & caso \ contrário \end{cases}$$

A função de Delay-OFF está ilustrada na Figura 4(b).



2.5 Função Monoestável – MONEST

Este bloco tem como objetivo representar a funcionalidade Monoestável, descrita a seguir:

- 1. Inicialização do bloco **MONEST** (t=0): a saída assume zero, independentemente do valor da entrada.
- 2. Quando a entrada transitar de 0 \rightarrow 1 (sinal lógico): a saída deve transitar de 0 \rightarrow 1 instantaneamente e manter-se no nível lógico alto durante #P1 segundos, após esse intervalo a saída deve voltar para o nível lógico baixo (zero). No caso de sinais reais, esta transição ocorrerá assim que a entrada assumir valor acima daquele definido no parâmetro #P2, cujo valor default é 0.1.
- A cada nova transição da entrada de $0 \rightarrow 1$, o temporizador é reiniciado para a contagem de tempo de 3. permanência da saída no nível alto, mesmo que essa transição ocorra enquanto a saída já esteja no nível alto.

A saída do bloco MONEST é determinada de acordo com a seguinte função matemática:

$$V_{sai}(t) = \begin{cases} 0, & t = 0\\ 0, & \int_{t-\#P1}^{t} \uparrow f(V_{ent}(t)) dt = \#P2\\ 1, & caso \ contrário \end{cases}$$

Sendo $\uparrow f(\cdot)$ a função "detecção de borda de subida". A função de monoestável está ilustrada na Figura 5(a).

2.6 Subtipo de bloco FUNCAO: OFFSET

O subtipo OFFSET do bloco FUNCAO tem o objetivo de representar a função offset ou deslocamento, onde a saída é acrescida por uma constante #P1 em relação a sua entrada. A função de offset está ilustrada na Figura 5(b).



3.0 - CORREÇÃO DA IMPEDÂNCIA DE TRANSFORMADORES

Visando a possibilidade de correção automática da impedância de transformadores elevadores guando do desligamento de unidades geradoras ao longo da simulação, foi habilitada a possibilidade de variação da resistência e reatância de circuitos CA por meio dos subtipos RTRF e XTRF, do bloco EXPORT. Esta variação de parâmetros deve ser realizada por meio da definicão de um novo local remoto de medição para o circuito CA a ter seus parâmetros alterados, via Código de Execução DLOC subtipo CIRCAC.

Após esta definição, basta associar o sinal de EXPORT subtipo RTRF ou XTRF ao local remoto definido, por meio do preenchimento do identificador correspondente no campo #P1 do bloco EXPORT. A Figura 6 apresenta um exemplo de utilização deste recurso, no qual os valores de resistência e reatância do circuito #CIRC variam em função do número de unidades geradoras em operação no grupo de máquinas definido pelo local remoto #LMAQ.

DLOC
(Lc) (Tipo)(El)(Pa)Nc(Ex)Gr(Bl)
1 MAQ 10 10
2 CIRCAC 10 1 1
999999
DCDU
(ncdu) (nome cdu)
0004 Controle_RX_Circ
DEFPAR #LMAQ 1
DEFPAR #CIRC 2
(nb)i(tipo)o(stip)s(vent) (vsai) (p1)(p2)(p3)(p4) (vmin) (vmax)
0001 IMPORT STGER STGER #LMAQ
0002 ENTRAD XTRFU
0003 DIVSAO XTRFU XTRF
STGER XTRF
0004 EXPORT XTRF XTRF #CIRC
0005 ENTRAD RTRFU
0006 DIVSAO RTRFU RTRF
STGER RTRF
0007 EXPORT RTRF RTRF #CIRC
FIMCDU
999999

FIGURA 6 - Exemplo de CDU atuando sobre a impedância de transformadores





4.0 - RESULTADOS DE SIMULAÇÃO

Para ilustrar algumas das funcionalidades desenvolvidas, foi realizada uma simulação utilizando a base de dados dinâmicos do Sistema Interligado Nacional (SIN), disponibilizada em dezembro de 2018 pelo Operador Nacional do Sistema (ONS). O caso apresentado refere-se ao sistema de transmissão em corrente contínua associado à usina hidrelétrica de Belo Monte. O sistema atualmente é composto por um bipolo de ±800 kV, 4.000 MW, interligando as estações conversoras de Xingu 500 kV (PA) e Estreito 500 kV (MG). O modelo em CDU do Bipolo Xingu-Estreito para o programa Anatem é descrito detalhadamente em [3]. A usina de Belo Monte é conectada à subestação de Xingu por meio de transformadores elevadores e de cinco linhas de transmissão em 500 kV com cerca de 17km de comprimento. De Xingu, parte ainda uma linha de transmissão em 500 kV, circuito duplo, até a subestação de Tucurui 500 kV, fazendo a conexão da usina ao SIN.

Quando ocorre a perda dos dois circuitos da LT 500 kV Xingu-Tucuruí, a usina de Belo Monte passa a ficar isolada do SIN e uma série de ações de controle são originadas no Bipolo 1 e no Sistema Especial de Proteção (SEP) a ele associado para garantir a estabilidade e a operação segura do sistema. A Figura 8 apresenta alguns resultados da simulação dessa contingência, com o Bipolo 1 transmitindo inicialmente 4.000 MW no sentido Xingu→Estreito e fluxo na LT 500 kV Xingu – Tucurui no sentido Xingu→Tucurui. A detecção da contingência dupla é realizada através do código IMPORT STCIRC e do bloco **DESCID**, conforme mostrado na Figura 8(a). Quando a contingência dupla é detectada, o CDU do SEP comanda basicamente duas ações de forma automática: (i) Runup no Bipolo 1 (i.e. elevação de potência) e (ii) corte de geração em Belo Monte. A ação de Runup é ilustrada na Figura 8(b), na qual a ordem de potência do Bipolo 1 é rapidamente elevada de 4.000 MW para 6.000 MW. A elevação de potência foi realizada neste exemplo a uma taxa de 500 MW/s, implementada no modelo através de um bloco **RATELM**. O trip de máquinas em Belo Monte, implementado por meio do código EXPORT STGER, é mostrado na Figura 8(c). Neste exemplo, foi necessário o desligamento de 5 UGs na usina. O modelo efetua ainda a correção automática da impedância do transformador elevador equivalente da usina (código EXPORT **XTRF**), conforme mostrado na Figura 8(d).

Além das ações do SEP, outras ações de controle são automaticamente desencadeadas no modelo. Com o aumento da potência DC transmitida, a potência reativa consumida pelos conversores também aumenta e o controle de potência reativa comanda a conexão de filtros/capacitores shunt para manter o intercâmbio de potência reativa com o sistema dentro de uma faixa pré-definida. Em Xingu, todos os filtros já estavam conectados e, portanto, não houve conexão de filtros adicionais, conforme pode ser visto na Figura 8(e). Em Estreito, um filtro adicional foi ligado, Figura 8(f). A conexão desse filtro é feita se o intercâmbio estiver fora da faixa por um tempo superior a 3 segundos. Esta temporização foi implementada no modelo por intermédio do bloco **DLAYON**.

Outra ação que é realizada pelo modelo é a variação automática da posição de tape dos transformadores conversores (Figuras 8(g) e 8(h)). Se o ângulo de disparo (no retificador) ou de extinção (no inversor) sai da faixa de operação normal por um tempo superior a 5 segundos (também implementado através de um bloco DLAYON), o controle de tape atua no sentido de aumentar ou diminuir a tensão secundária do transformador, com o objetivo de trazer os ângulos de volta para a faixa. Para garantir um intervalo de tempo mínimo entre chaveamentos de filtros e comutações de tape consecutivas, um pulso com duração pré-definida é produzido através do bloco **MONEST**, desabilitando temporariamente novas atuações enguanto este pulso estiver no estado "alto".

6





5.0 - CONCLUSÃO

Este informe descreveu novas funcionalidades do programa Anatem voltada para modelagem de sistemas de controle, particularmente os controles associados a transmissão HVDC. Os recursos apresentados neste informe permitem um maior detalhamento e automatismo na representação dos Controles de Estação e Mestre adicionando maior confiabilidade aos resultados de simulação. Os recursos contribuem também para eliminar o risco de erro de simulação por interpretação incorreta ou desconhecimento do funcionamento dos controladores por parte dos usuários.

A constante interação entre as equipes de estudo, que implementam os modelos dinâmicos, e os desenvolvedores do Programa Anatem proporciona a contínua evolução da ferramenta de simulação e o aumento da fidelidade dos resultados obtidos nas simulações dinâmicas.

6.0 - REFERÊNCIAS BIBLIOGRÁFICAS

[1] LIRIO, F.L., NETTO, N.A.R.L., DA SILVA, L.R. et al., "Manual do Usuário do Programa Anatem", Cepel – Centro de Pesquisas de Energia Elétrica, Abril de 2019. Versão 11.06.00.

[2] NETTO, N.A.R.L., DA SILVA, M.P., LIRIO, F.L., DA SILVA, L.R., "Utilização de Controladores Definidos pelo Usuário para Modelagem de Sistemas Especiais de Proteção no Anatem", Outubro de 2017. XXIV SNPTEE Curitiba-PR.

[3] F.C. Jusan, V.R. Oliveira, S.J. Silva, E.M. Brandi, "Desenvolvimento e Validação do Modelo do Bipolo 1 do Sistema de Transmissão HVDC de Belo Monte para o Programa ANATEM", XXV SNPTEE – Seminário Nacional de Produção e Transmissão de energia Elétrica, Belo Horizonte (MG), 2019.

7.0 - DADOS BIOGRÁFICOS



FABRICIO LUCAS LIRIO possui graduação e mestrado em Engenharia Elétrica pela Universidade Federal de Juiz de Fora (UFJF), respectivamente em 1998 e 2000. Doutor em Engenharia Elétrica pela Universidade Federal do Rio de Janeiro (COPPE/UFRJ) em 2007. Desde 2000 trabalha no Cepel, onde atua no Departamento de Redes Elétricas (DRE). Trabalha no desenvolvimento do Programa Anatem desde 2013, atual responsável pelo projeto Anatem, participou dos estudos da alternativa CCAT para o Aproveitamento das usinas do rio Madeira e Belo Monte e auxiliou no desenvolvimento do Programa PacDyn. Seus campos de interesse são: Transmissão CCAT, CAOTO. Contrata e Direta e Distribute do Programa PacDyn.

Equipamentos FACTS, Controle aplicado a Sistemas de Potência, bem como Estudos de Transitórios Eletromagnéticos, Eletromecânicos e Harmônicos. É membro do Comitê de Estudos B4 do Cigré-Brasil.

FERNANDO CATTAN JUSAN graduou-se em Engenharia Elétrica em 2003 pelo Centro Federal de Educação Tecnológica do Rio de Janeiro (CEFET-RJ). Obteve o grau de Mestre em Engenharia Elétrica na COPPE/UFRJ em 2007 na área de oscilações subsíncronas e interação torcional com sistemas de controle de geradores, FACTS e HVDC. Ingressou em Furnas em 2004, onde trabalha na Gerência de Estudos e Planejamento Elétrico da Operação. Trabalhou no projeto, testes e comissionamento das estações conversoras do Bipolo 2 do sistema de transmissão HVDC do Rio Madeira de 2008 a 2016 e do Bipolo 1 de Belo Monte de 2013 a 2019. As principais áreas de atuação são: desenvolvimento de modelos de simulação computacional, estudos e testes de desempenho dos sistemas de controle e proteção DC e suas interações com os sistemas AC, projeto e verificação de desempenho de filtros AC e DC, especificação do circuito principal. É membro do Cigré desde 2008, onde atualmente atua como coordenador do Working Group internacional WG B4.66, na área de harmônicos e filtros para sistemas HVDC.

NÍCOLAS ABREU ROCHA LEITE NETTO é formado em Engenharia Elétrica pela Universidade Federal do Rio de Janeiro (2014) e M.Sc. em Engenharia Elétrica (2016) pela mesma instituição. Desde 2014, trabalha como pesquisador no Centro de Pesquisas de Energia Elétrica (Cepel), onde tem atuado na área de métodos computacionais para dinâmica de sistemas de potência e análise de segurança de sistemas de potência. Pertence também à equipe de desenvolvimento do software Anatem.

LÍGIA ROLIM DA SILVA é formada graduação em Engenharia Elétrica pela Universidade Estadual do Rio de Janeiro (2015). Atualmente cursa mestrado em Engenharia Elétrica pela Universidade Federal do Rio de Janeiro (COPPE/UFRJ). Desde 2015, trabalha como pesquisadora no Centro de Pesquisas de Energia Elétrica (Cepel), onde integra a equipe de desenvolvimento e treinamento do programa Anatem, atuando na modelagem computacional de equipamentos de sistemas elétricos de potência para simulação de transitórios eletromecânicos.