



Grupo de Estudo de Proteção, Medição, Controle e Automação em Sistemas de Potência-GPC

Automação do Serviço de Parametrização de Esquemas Lógicos em Relés Digitais

SAULO SOARES SANTOS(1); PAULO RICARDO LOPES DE NAVARRO COUTINHO(2); FILLIPE FINCO(3); LUIZ PESTANA(4); HUGO CALDAS(5); ROBERTO DIAS(6); PEDRO MACIEL(7); ESC Engenharia(1); CHESF(2); ESC Engenharia(3); ESC Engenharia(4); ESC Engenharia(5); ESC Engenharia(6); ESC Engenharia(7);

RESUMO

Este artigo tem o objetivo de demonstrar uma forma de parametrizar automaticamente relés digitais através da ferramenta computacional Engineering Base (EB) da AUCOTEC. Por meio do método proposto, constata-se uma melhoria nos processos de engenharia, decorrente de uma atuação mais eficaz dos engenheiros de projetos, traduzida por uma redução substancial nas horas de programação de lógicas no *Intelligent Electronic Device* (IED) e redução das chances de erros humanos, devido ao emprego da automatização do processo.

A partir do desenvolvimento dos projetos lógicos na plataforma de engenharia EB e utilizando-se de um *script*, pode-se gerar cerca de 80% do trabalho de parametrização e lógicas de relés digitais, restando apenas a configuração dos ajustes de proteção, controle e supervisão.

PALAVRAS-CHAVE

Engineering Base, Automação, Parametrização, Relés digitais, Esquemas lógicos

1.0 - INTRODUÇÃO

O processo de automação dos sistemas elétricos foi uma evolução natural conduzida pelo crescente desenvolvimento tecnológico e pela necessidade de uma disponibilidade cada vez maior dos sistemas. Com o advento dos relés de controle e proteção microprocessados e a concretização da digitalização das subestações, a complexidade dos projetos migrou do meio físico, das interligações entre relés analógicos, para a parametrização e ajuste dos equipamentos digitais e sistemas de comunicação.

Apesar dessa mudança de paradigma, as soluções de software de desenvolvimento de projetos elétricos de subestações disponíveis no mercado resolvem apenas a complexidade das ligações elétricas entre dispositivos. Apesar dos avanços relacionados à padronização de protocolos e modelagem digitais das subestações com a norma IEC 61850 [1], ainda são grandes os desafios impostos pela maior complexidade na configuração de equipamentos digitais.

O fluxo de trabalho na configuração de relés de proteção e controle exige a entrada dupla de informações, uma vez que as configurações lógicas são realizadas nos projetos elétricos antes de serem replicadas nos equipamentos digitais. A ESC estima, com base na sua prática projetos e testes de comissionamento, que, em média, cerca de 20 horas de engenharia são gastas para configurar as lógicas de um relé que será aplicado na rede básica do SIN. Esse processo de duplicação das informações não é apenas ineficiente como introduz uma maior possibilidade de erros.

Pensando nisso, a ESC Engenharia em parceria com a AUCOTEC, desenvolveu uma solução para automatizar a geração dos dados da parametrização de IED's digitais que, a partir do desenvolvimento dos próprios esquemas

lógicos no programa computacional EB, é possível executar um *script* e exportar os dados diretamente para o *software* do fabricante do IED. Assim, o trabalho de parametrização que normalmente é feito de forma manual, é realizado automaticamente.

2.0 - AUTOMAÇÃO DA PARAMETRIZAÇÃO DE IEDS DE CONTROLE E PROTEÇÃO

Projetos de engenharia complexos exigem o envolvimento de especialistas com diferentes áreas de atuação e com amplas áreas de interface entre seus trabalhos. Com uma grande variedade de áreas e disciplinas envolvidas, a troca e replicação de informações entre os setores se tornam um processo inevitável, mas que acabam trazendo perdas de eficiência e inúmeros erros por falhas de comunicação, tais como não trabalhar com a versão mais recente de determinado documento, não comunicação de alterações relevantes para todos os envolvidos, erros de entrada na duplicação dos dados, entre outros.

No caso específico de projetos de SPCS, o fluxo de trabalho é composto por uma gama de atividades que normalmente deveriam ser desenvolvidas em série, conforme ilustrado no fluxograma da Figura 1.

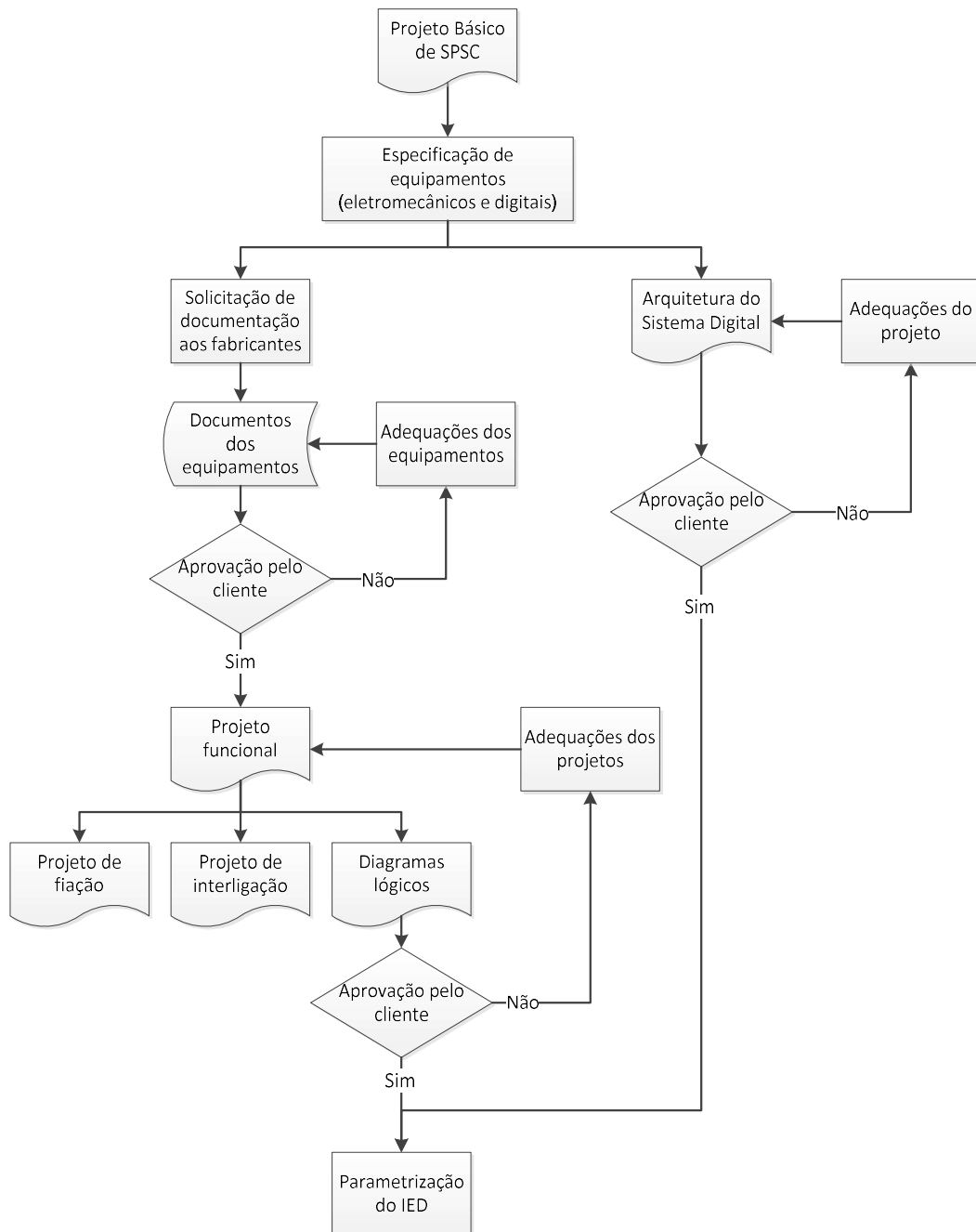


Figura 1 - Fluxograma simplificado – do projeto básico à configuração de IED's.

Entretanto, devido às restrições de tempo ao longo do projeto, muitos desses trabalhos são desenvolvidos paralelamente, causando erros e/ou retrabalhos quando alterações não previstas acontecem ao longo do processo.

Percebe-se também a longa cadeia de atividades e informações que são necessárias até que as configurações e parametrizações dos IED's possam ser iniciadas. Isso significa que há uma restrição de tempo considerável para conclusão da atividade, além de que, caso esta seja desenvolvida em paralelo, se torna uma das mais impactadas no caso de alterações nas etapas anteriores.

Adicionalmente, devido à natureza de replicação da informação, ou seja, réplica da lógica especificada no diagrama lógico para o software de configuração do IED, há e possibilidade de inserção incorreta de informações.

2.1 A plataforma de engenharia Engineering Base

É neste panorama que o Engineering Base, da AUCOTEC, se destaca como uma solução de ponta, possuindo um gerenciamento centralizado das informações e capacidade de trabalhos colaborativos multiusuários.

A possibilidade de profissionais de diferentes disciplinas trabalharem paralelamente em um mesmo banco de dados, com versatilidade suficiente para atender os requisitos de cada setor, soluciona o antigo e dispendioso processo de replicação de informações. Todos os dados, uma vez criados, podem ser utilizados por todos os envolvidos, sem restrição de como a informação será exibida. Ou seja, a base do trabalho em equipe se torna a modelagem digital do objeto que será representado, e não mais a representação do objeto em si.

Este processo é perfeitamente aplicável desde o projeto elétrico básico, passado pelos projetos elétricos executivos, orçamento, construção, até a O&M de subestações digitais.

Além disso, o Engineering Base possui um ambiente de desenvolvimento integrado em sua plataforma. Podem ser desenvolvidas aplicações próprias utilizando a linguagem Visual Basic for Applications (VBA) através de módulos e bibliotecas próprios da AUCOTEC para este fim.

2.2 Parametrização de lógicas utilizando o Engineering Base

Conforme explicado anteriormente, o objetivo central no Engineering Base é a modelagem digital dos objetos que serão representados nos projetos (disjuntores, TC's, TP's, chaves, painéis, bornes, condutores, IED's, sinais e portas lógicas, etc). Dessa forma, os desenhos deixam de ser meras representações para se tornarem configurações das relações entre os objetos. A Figura 2 exemplifica a estrutura de dados em sua árvore.

O fluxo de trabalho no EB para a criação dos diagramas lógicos consiste das seguintes etapas:

- a. Criação dos sinais que serão utilizados nas lógicas;
- b. Criação da porta lógica; e
- c. Representação dos sinais e das portas lógicas nos diagramas gráficos, expressando as relações de operação booleana desejadas.

Portanto, o processo de "desenho" do diagrama lógico no Engineering Base se torna a efetiva configuração da lógica do projeto, uma vez que as relações entre sinais e portas podem ser extraídas, sintetizadas e traduzidas para a linguagem proprietária do fabricante do IED. Um exemplo de diagrama lógico configurado no software é ilustrado na Figura 3.

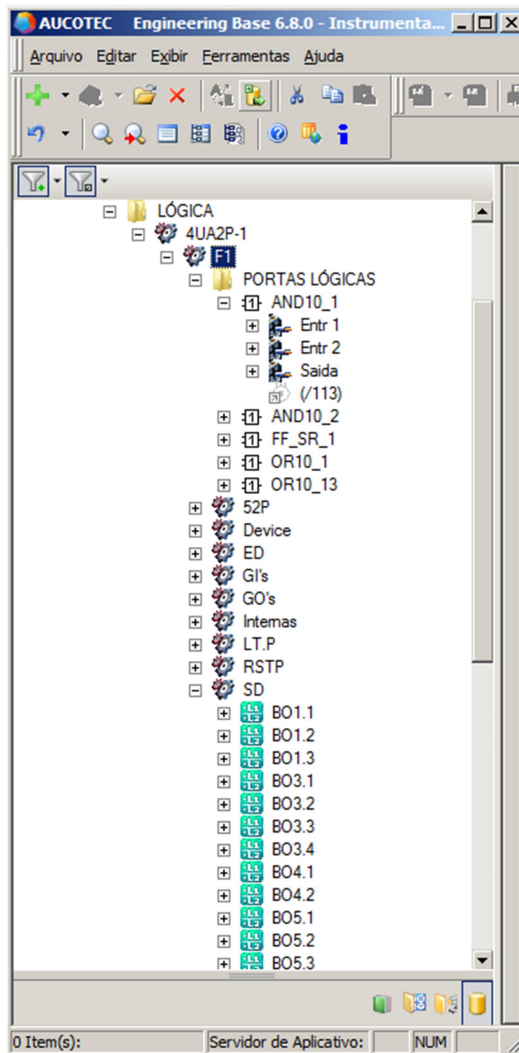


Figura 2 – Árvore de dispositivos configurados no Engineering Base

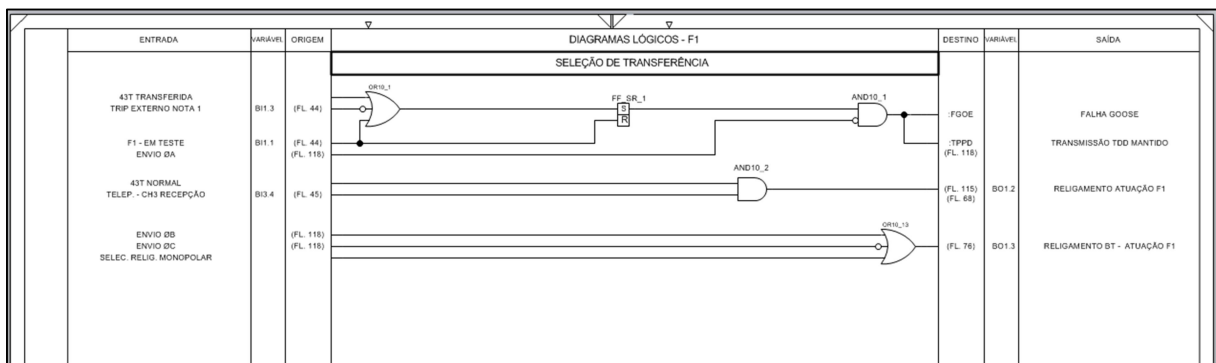


Figura 3 – Exemplo de esquema lógico configurado no EB.

2.3 Processamento dos Diagramas Lógicos

Para realizar conversão dos diagramas lógicos para a linguagem proprietária do fabricante do IED, a ESC Engenharia desenvolveu um script em VBA estruturado em duas etapas:

- Processamento genérico dos sinais e portas lógicas; e
- Conversão do resultado para uma linguagem específica do software fabricante.

A primeira etapa deste processo, o processamento genérico, é a conversão dos desenhos em expressões de álgebra booleana, ou seja, a representação das relações matemáticas entre os sinais. As expressões são agrupadas de acordo com as folhas em que estão desenhadas.

Cada porta lógica é processada individualmente, sendo o seu sinal de saída expressado como o resultado de uma expressão booleana dos sinais de entrada. Para o caso da porta lógica OR10_1 da Figura 3, por exemplo, a expressão (1) pode ser obtida.

$$\text{OR10_1} = \text{"43T TRANSFERIDA"} * \text{"TRIP EXTERNO"} * \text{"F1 - EM TESTE"} \quad (1)$$

Já os sinais de saída são associados a resultados de expressões de portas lógicas. Para o caso do sinal "RELIGAMENTO ATUAÇÃO F1" da Figura 3, por exemplo, a expressão (2) pode ser obtida:

$$\text{"RELIGAMENTO ATUAÇÃO F1"} = \text{AND10_2} \quad (2)$$

A segunda etapa do processo exige um desenvolvimento específico de acordo com o software de parametrização usado pelo fabricante do IED. Para este artigo, foi desenvolvido um script especificamente para o DIGSI5, que é o software que permite a parametrização dos relés da linha SIPROTEC 5.

3.0 - ESTUDO DE CASO: CRIAÇÃO AUTOMÁTICA DE LÓGICA PARA UM IED DA LINHA SIPROTEC5 DA SIEMENS

O processo de criação dos diagramas lógicos no IED escolhido é semelhante, em dificuldade, quando comparado à equipamentos similares de outros fabricantes. Todavia, os IEDs da linha SIPROTEC5 da SIEMENS exigem um processo de parametrização mais complexo, que envolve desde a criação individual dos pontos internos, etapa já realizada de forma automática pelo EB [2], até a efetiva associação destes pontos nos diagramas lógicos.

Por sua complexidade mais elevada, o processo de parametrização deste equipamento demanda um tempo maior. Com isso, a ESC Engenharia estimou que haveria um maior potencial de ganho de produtividade na automação deste processo.

3.1 Estrutura de lógica no DIGSI 5

Em uma etapa anterior à conversão da equação booleana no padrão de linguagem aceito pelo DIGSI 5, foi necessário analisar a estrutura e linguagem utilizada pelo software de parametrização, para então replicar sua estrutura utilizando o *script* em VBA.

A primeira seção do arquivo que contém as lógicas do DIGSI 5 é composta pela declaração dos tipos de sinais (SPS, SPC, DPC, etc.) e dos tipos de portas lógicas (AND, OR, NOT, etc.). Nos tipos de sinais, são detalhados o funcionamento de cada um dos pontos. Nos tipos de portas lógicas, são definidos o número de entradas, quais portas estarão visíveis por padrão e o número de *ticks*¹ utilizados no processamento.

Na seção seguinte será iniciado a criação do *chart*², que é tratado como uma subrotina dentro do código. No início são definidas informações visuais, tais como tamanho da página, quantidade de linhas e colunas, e tamanho das margens. Em seguida, são declarados as portas e os sinais que serão utilizados no *chart*, estes últimos fazendo referência ao tipo de sinal declarado anteriormente.

Ainda são exigidas outras informações dos sinais, tais como seu nome atual no projeto, seu nome original ao ser criado, e se serão utilizados como saída ou entrada nas portas lógicas. Por fim, é descrita a relação entre os sinais e as portas que foram declaradas. A última seção consiste em definir o tipo de *task*³ no qual o *chart* será executado.

3.2 Conversão do resultado booleano para a linguagem específica do DIGSI 5

Conforme dito anteriormente o script em VBA desenvolvido pela ESC Engenharia está estruturado em duas etapas:

- a. Processamento genérico dos sinais e portas lógicas; e
- b. Conversão do resultado para uma linguagem específica do software fabricante.

A primeira etapa deste processo, o processamento genérico, foi descrito na seção 2.3. A linguagem do fabricante foi descrita na seção 3.1. Resta, portanto, converter o sinal booleano na linguagem específica do DIGSI 5.

¹ Métrica proprietária do impacto da porta lógica no processamento do IED

² Nome dado ao diagrama lógico no software DIGSI 5

³ Ambiente de processamento dos *charts*. Cada tipo de *task* (SLOW, FAST, MEASUREMENT, INTERLOCKING) possui uma velocidade de processamento específica e um limite de *ticks*

Inicialmente foram criadas classes para cada tipo de sinal e tipo de porta lógica, contendo todas os modelos de declaração padrão conforme exigidos pelo DIGSI 5.

Cada grupo de equação, que foi separado por folha, será tratado como um chart. Os grupos de equação serão processados em sequência. Serão contabilizados os tipos de porta utilizados, e quais portas serão utilizadas em cada chart. Dentro de cada chart, as equações serão convertidas nas respectivas relações entre portas e sinais, já no padrão aceito pelo software DIGSI 5.

Cada folha no EB também possui um atributo referente ao task no qual as lógicas presentes nela serão executadas. Esta definição é a última seção a ser preenchida no arquivo para o DIGSI 5.

Uma vez concluído o processamento das lógicas no EB, um arquivo com extensão “.st” é gerado. Este arquivo deverá ser importado na seção de charts do DIGSI 5 após a importação do arquivo com extensão “.TEAX” que contém a pré-parametrização [3]. Por fim, o processo é concluído com o resultado conforme ilustrado na Figura 4.

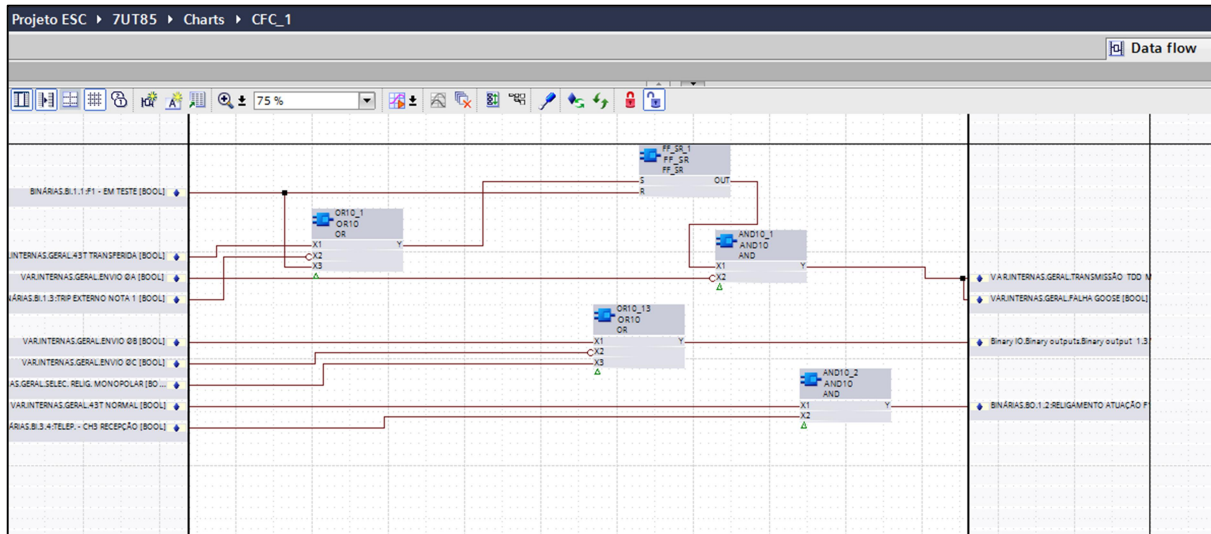


Figura 4 - Esquema lógico configurado no EB ao ser importado no DIGSI 5

3.3 Ganhos de produtividade e desenvolvimentos futuros

Tomando como base os registros de horas gastas por engenheiros projetistas e engenheiros de parametrização da ESC Engenharia e da Chesf na configuração de 1 (um) IED de proteção e/ou controle, a Figura 5 ilustra o ganho de produtividade deste novo fluxo de trabalho.

A automação das lógicas proporciona uma redução de 81% na quantidade de horas gastas pelo engenheiro de parametrização, quando comparado com a metodologia tradicional de trabalho, e de 60% quando comparado com a metodologia já otimizada anteriormente [4]. Mesmo quando levado em conta o tempo de configuração das lógicas na plataforma EB, o ganho de produtividade estimado é de 41%, quando comparado com a metodologia tradicional de trabalho.

Além disso, devido à entrada única de informações, as possibilidades introdução de erros humanos caem para níveis próximos de zero. Por fim, o fluxo de trabalho otimizado permite que não sejam necessários trabalhos em paralelo, assegurando ainda uma redução em eventuais retrabalhos decorrentes de modificações no projeto.

Devido à versatilidade dos modelos digitais adotados no Engineering Base, é natural que este se torne, cada vez mais, a plataforma central de engenharia para os desenvolvimentos de projetos. Como proposição de trabalhos futuros, que já estão em desenvolvimento, podemos destacar:

- Integração da parametrização de ajustes de proteção no EB; e
- Integração da lista de pontos e geração automática de base de dados do sistema SCADA;

Ademais, uma vez concretizada a completa interoperabilidade dos equipamentos, com IED's com arquitetura aberta e estruturada nos padrões da norma IEC 61850 [1], toda a estrutura digital dos dispositivos poderá ser modelada utilizando a ferramenta EB. Com isso, poderá ser dispensada a utilização de ferramentas proprietárias como intermediária para compilação dos arquivos, aumentando ainda mais a eficiência e confiabilidade do processo.

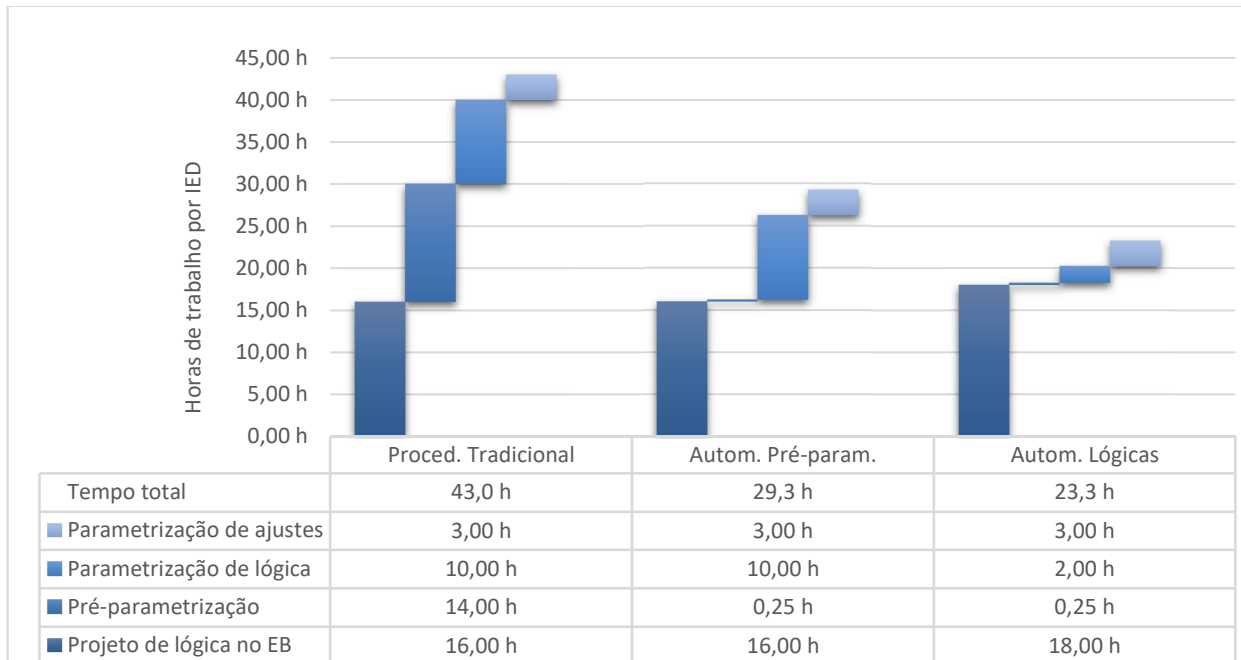


Figura 5 - Horas de trabalho gastas por atividade, por IED

4.0 - CONCLUSÃO

O modelo de fluxo de trabalho proposto no presente artigo se mostra como uma abordagem mais confiável e eficiente dentro desta mudança de paradigma, a migração de complexidade dos projetos elétricos para os sistemas digitais.

O impacto positivo nos custos de projeto é destacável, como traduzido na Figura 5. Os custos de serviços envolvendo parametrizações de IED's em larga escala pode tornar competitiva a participação da empresa, quando considerada a economia de cerca de 20 horas para cada IED decorrente da aplicação da metodologia proposta.

Além disso, uma parametrização mais confiável eficientiza a atividade técnica de engenharia no ambiente de teste de sistemas digitais de controle e proteção de subestações no âmbito de fábrica (TAF's) e de comissionamentos (TAC's).

Por fim, há espaço para o desenvolvimento de tecnologias adicionais, tais como incorporação dos ajustes de proteção e geração automática das bases de dados de sistemas SCADA. Fica claro também a pré-disponibilidade da plataforma de engenharia EB para quando os modelos digitais dos IED's de mercado se tornarem realmente interoperáveis.

5.0 - REFERÊNCIAS BIBLIOGRÁFICAS

[1] INTERNATIONAL ELECTROTECHNICAL COMMISSION, IEC 61850: Communication networks and systems in substations: Part 1: Introduction and overview. [S.l.], 2001.

[2] AUCOTEC AG, Engineering Base WebHelp, Hannover, 2018. Disponível em: https://download.aucotec.com/Documentation/EBWebhelp/jkprrv-ezk_1WH-ttrupkgatznnq/index.htm. Acessado em: 06 mai. 2019.

[3] SIEMENS AG, SIPROTEC 5 – Engineering Guide – DIGSI 5 – Manual, V. 06, Nuernberg, 2015

[4] SANTOS, S. S., COUTINHO, P. R. L. N., CALDAS, H., FINCO, F., PESTANA, L. C., MACIEL, P., Automação do Serviço de Pré-Parametrização em Relés Digitais, XIII SIMPASE, Recife, 2019

6.0 - DADOS BIOGRÁFICOS



Saulo Soares Santos é engenheiro eletricitista, Sócio Diretor da ESC Engenharia, onde dirige técnica e comercialmente as gerências de Projetos (Elétrico, Civil e Eletromecânico), de Estudos, de Sistemas Supervisórios e de Comissionamento. Saulo S. Santos tem experiência de mais de 15 anos em desenvolvimento e implantação de Sistemas de Proteção, Controle, Supervisão, Medição e Automação de Subestações de Energia de 69kV a 500kV voltados aos setores de geração, transmissão e distribuição